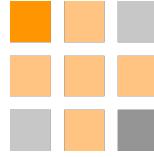


2025年12月期第4四半期
決算補足資料（2025年10-12月）

2026年2月13日
証券コード：6871

資料取扱い上の注意

本プレゼンテーションで述べられている内容は、当社が現時点で入手している情報及び合理的と判断する前提をもとに構成されたものです。実際の業績や見通し等は、市況、競争状況、半導体・FPD関連業界の世界的な状況等を含む多くの不確実な様々な要因の影響を受けます。従いまして、実際の今後の当社業績や見通しは、本プレゼンテーションにおける記述その他の情報と大きく異なる場合がありますことをご承知ください。



2025年12月期 第4四半期決算概要

決算概要

(単位：百万円、百万円未満切捨)	2024年12月期		2025年12月期					
	10-12月		7-9月	10-12月	前四半期比		前年同期比	
	Q4 ①	Q3 ②	Q4 ③	増減額 ③-②	増減率	増減額 ③-①	増減率	
売上高	16,659	17,291	19,761	+2,469	+14.3%	+3,101	+18.6%	
プローブカード事業	16,130	16,917	19,407	+2,490	+14.7%	+3,276	+20.3%	
TE事業 ※	528	374	353	▲20	▲5.5%	▲175	▲33.1%	
売上総利益	8,283	7,683	9,719	+2,035	+26.5%	+1,435	+17.3%	
営業利益	3,928	3,730	5,241	+1,511	+40.5%	+1,313	+33.4%	
経常利益	3,247	3,878	5,827	+1,949	+50.3%	+2,580	+79.5%	
親会社株主に帰属する四半期純利益	3,065	2,309	4,978	+2,669	+115.6%	+1,913	+62.4%	

※ : Test Equipment

決算概要

(単位：百万円、百万円未満切捨)	2024年12月期		2025年12月期				
	通期 (1-12月)			11/11開示予想比		前年同期比	
	前年実績 ①	11/11開示予想 ②	実績 ③	増減額 ③-②	増減率	増減額 ③-①	増減率
売上高	55,643	68,900	70,173	+1,273	+1.8%	+14,530	+26.1%
プローブカード事業	53,526	67,100	68,525	+1,425	+2.1%	+14,999	+28.0%
TE事業 ※	2,116	1,800	1,648	▲151	▲8.4%	▲468	▲22.1%
売上総利益	27,143	—	33,804	—	—	+6,661	+24.5%
営業利益	12,572	13,800	16,542	+2,742	+19.9%	+3,970	+31.6%
経常利益	12,250	13,300	17,100	+3,800	+28.6%	+4,850	+39.6%
親会社株主に帰属する当期純利益	8,811	9,200	12,063	+2,863	+31.1%	+3,252	+36.9%
配当予想	70円	72円	95円	+23	—	+25	—

※ : Test Equipment

2025年12月期第4四半期決算の要点

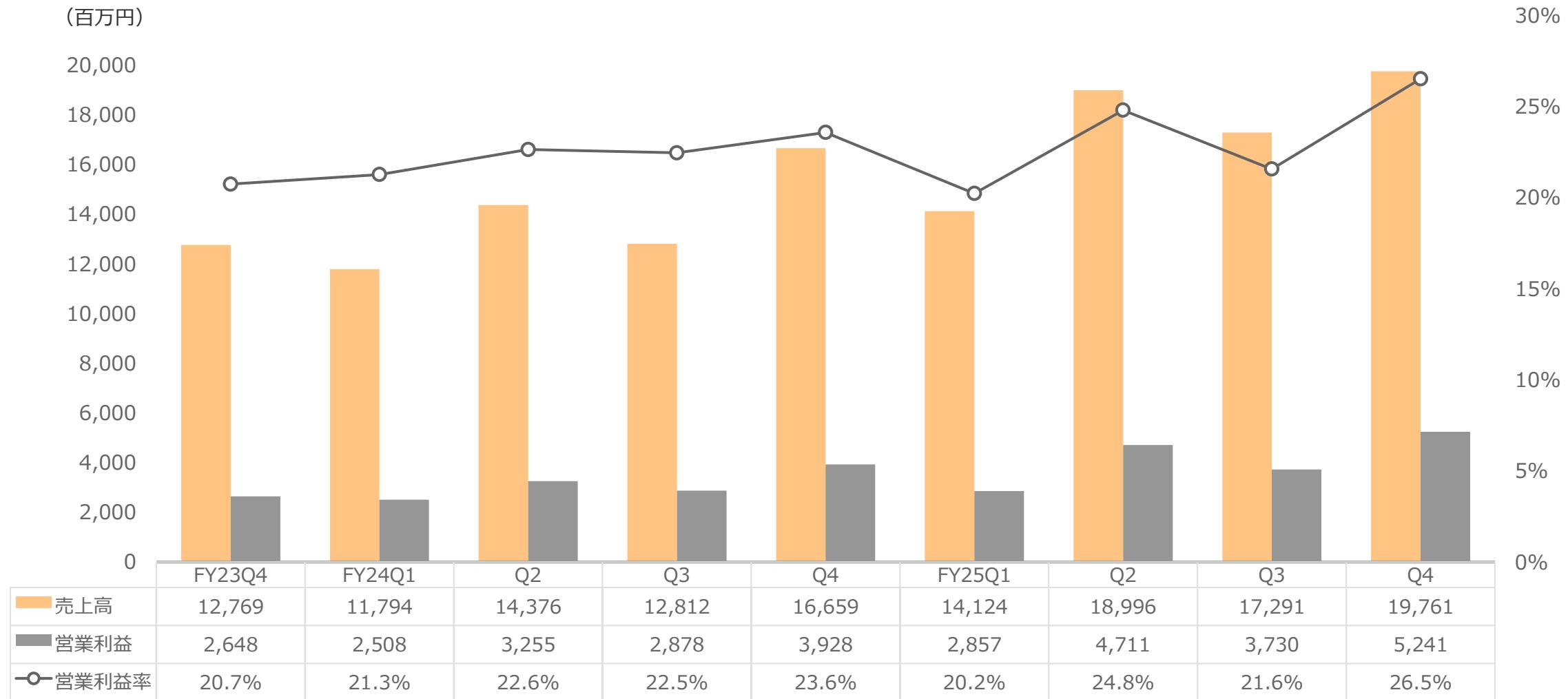
プローブカード事業

- メモリ向けプローブカードの売上高は、青森工場新棟の生産キャパシティ増加が寄与し、DRAM向けを中心に過去最高を更新
- 受注高もDRAM向けの旺盛な需要を背景に過去最高を更新
- ノンメモリ向けプローブカードの売上高は、前四半期比で減少
- セグメント利益は、DRAM向けプローブカードの販売拡大により、前四半期比で大きく改善

TE事業

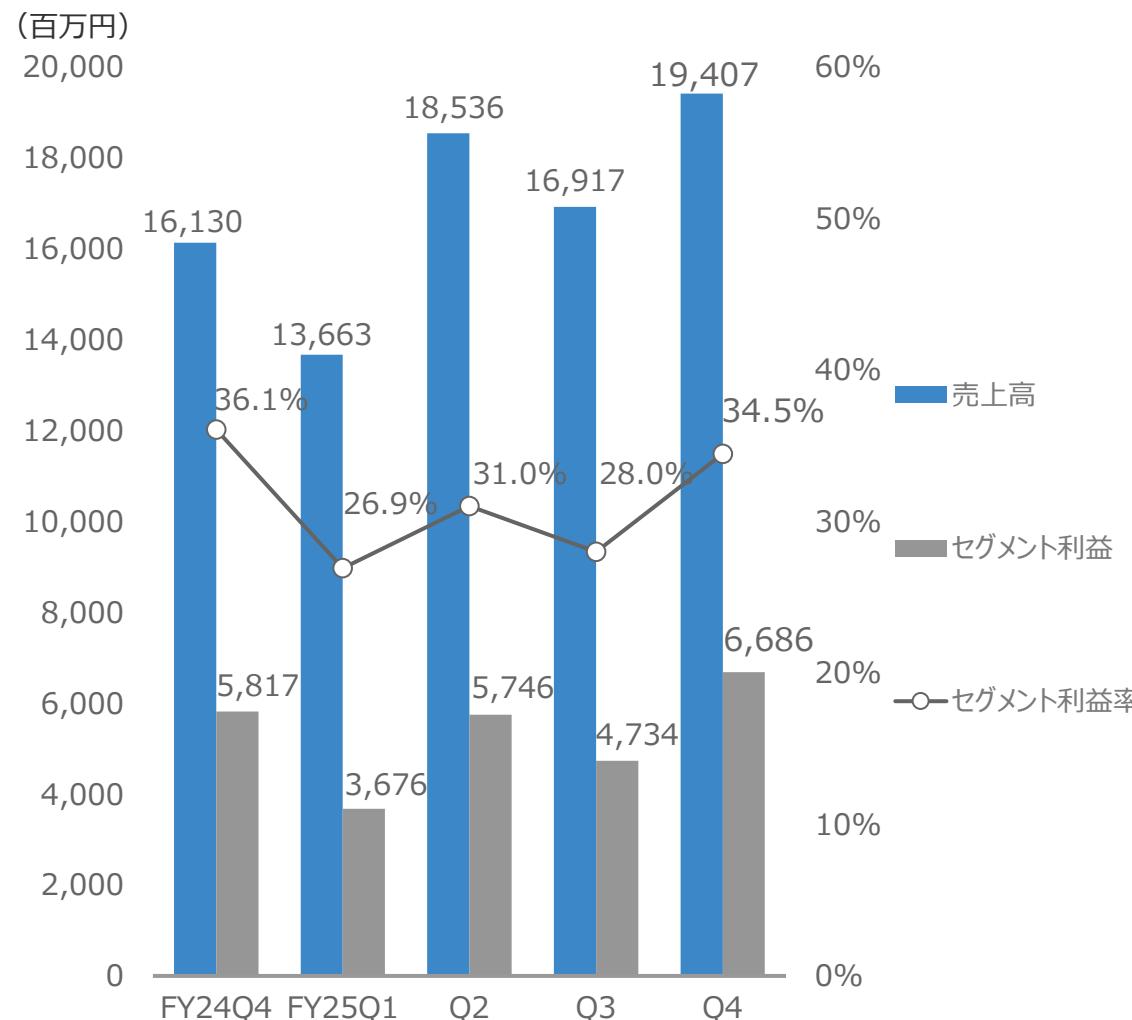
- 売上高は、半導体テストソケットの市場回復遅れにより、前四半期比で減少
- セグメント利益は、損失を計上

四半期業績推移

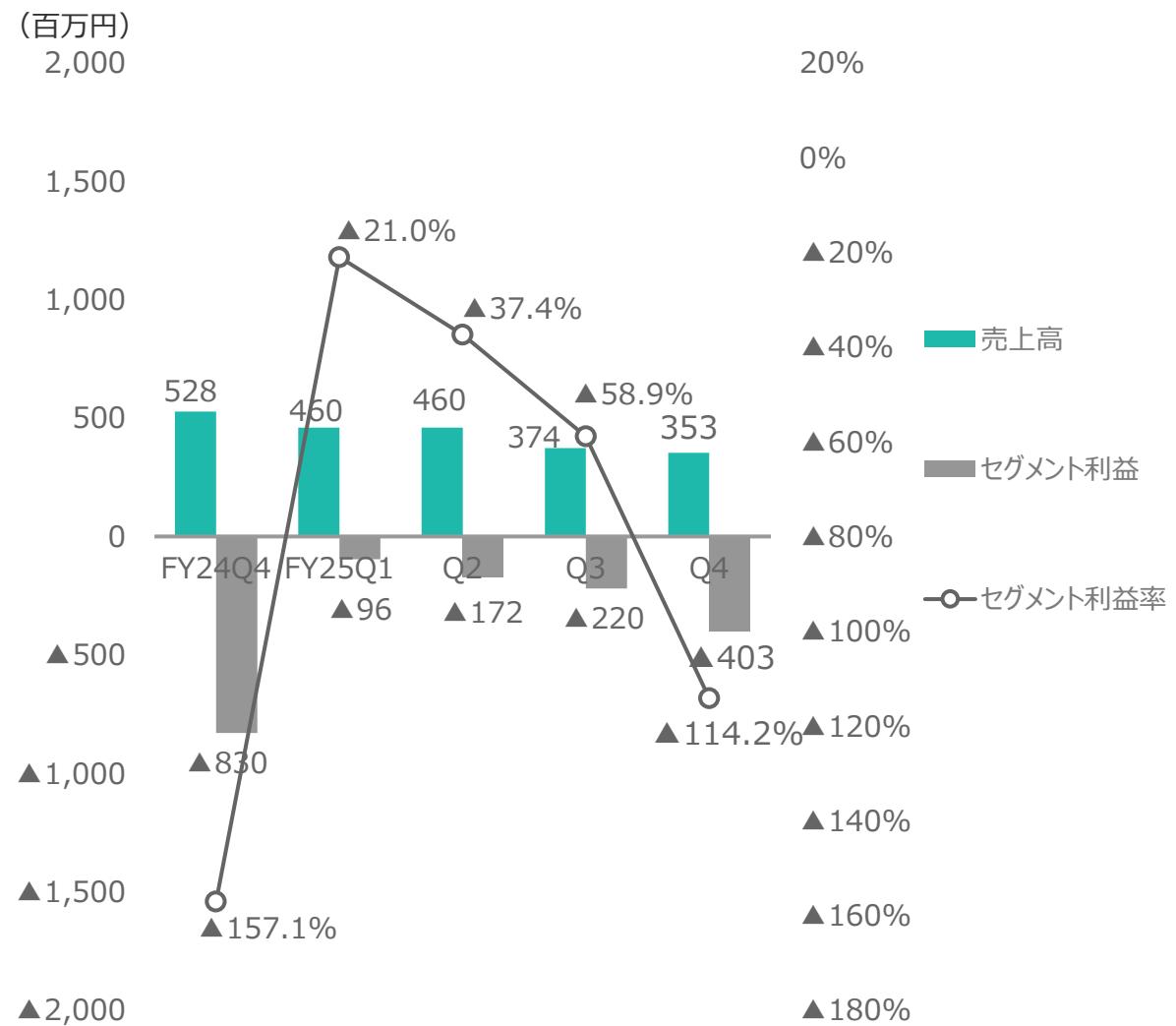


四半期業績推移 (セグメント別)

プローブカード事業

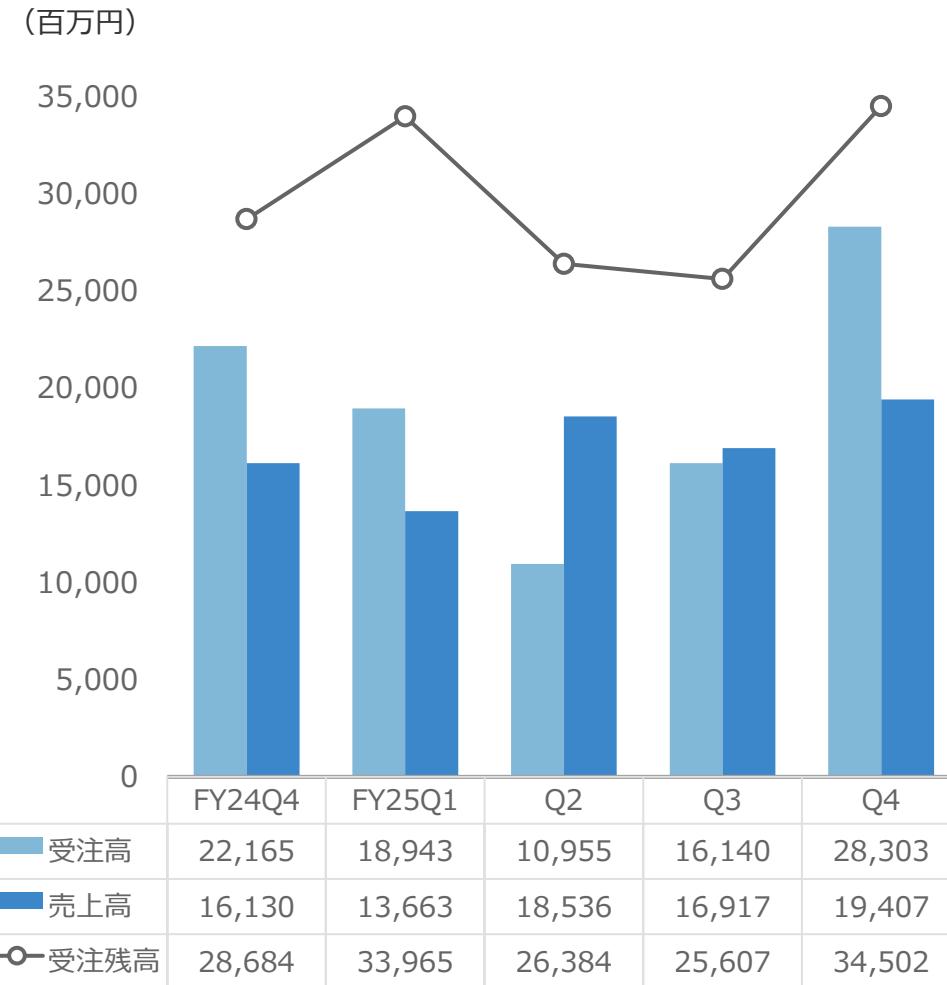


TE事業

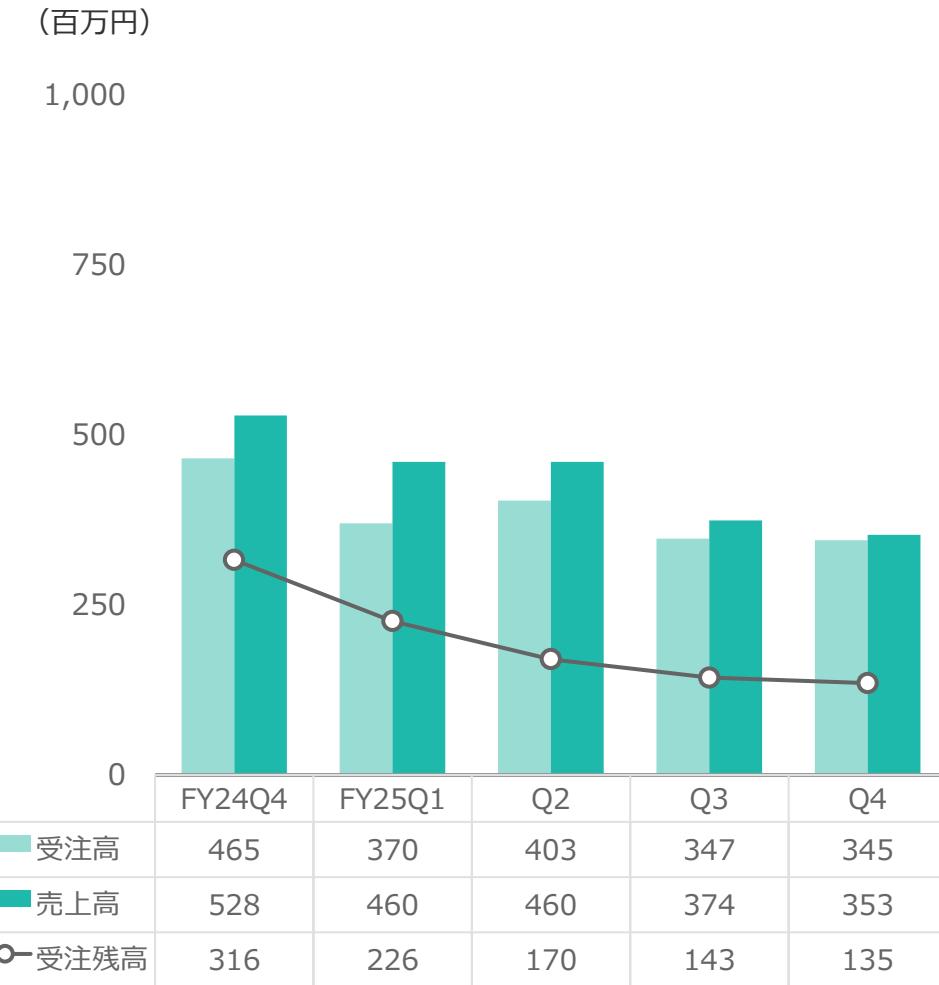


受注/売上/受注残高 四半期推移

プローブカード事業

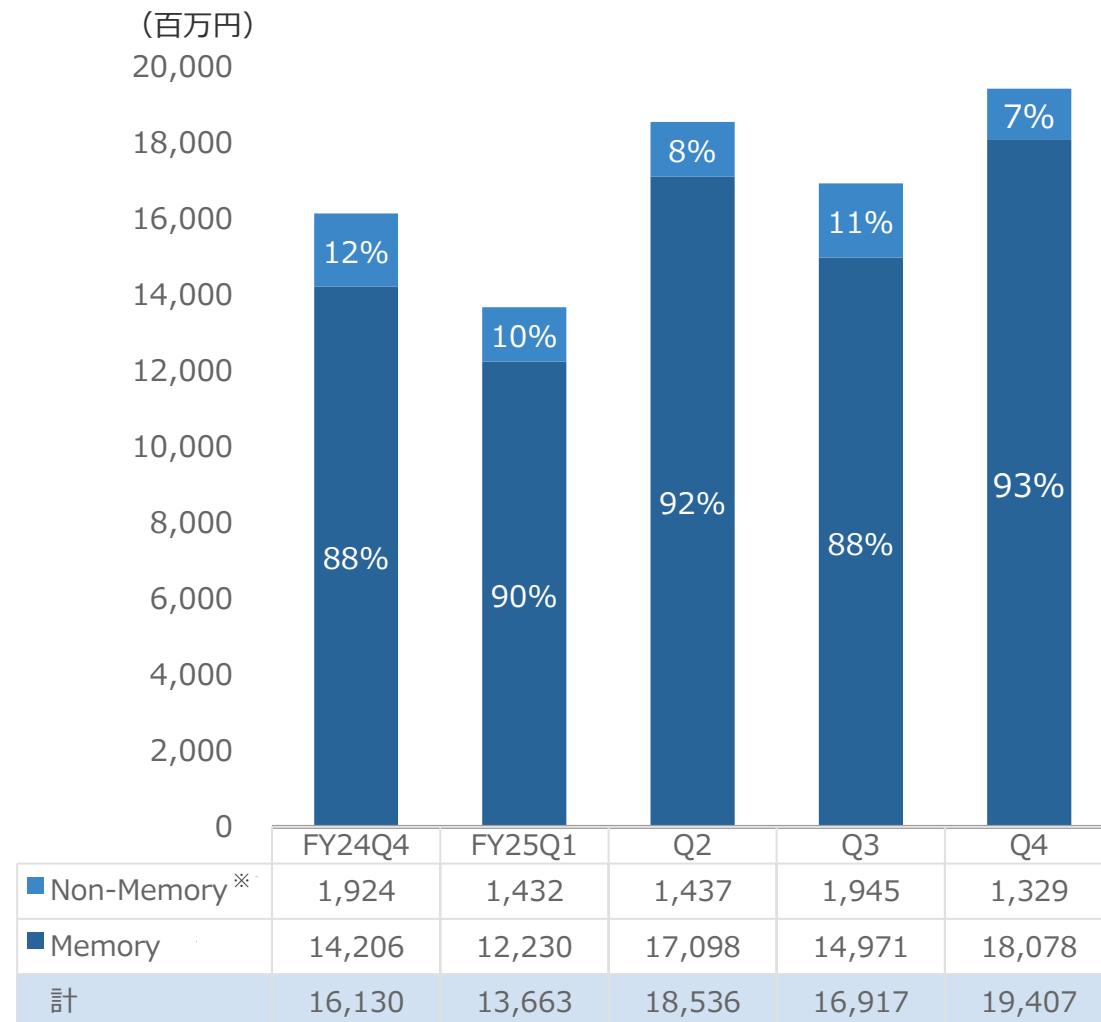


TE事業

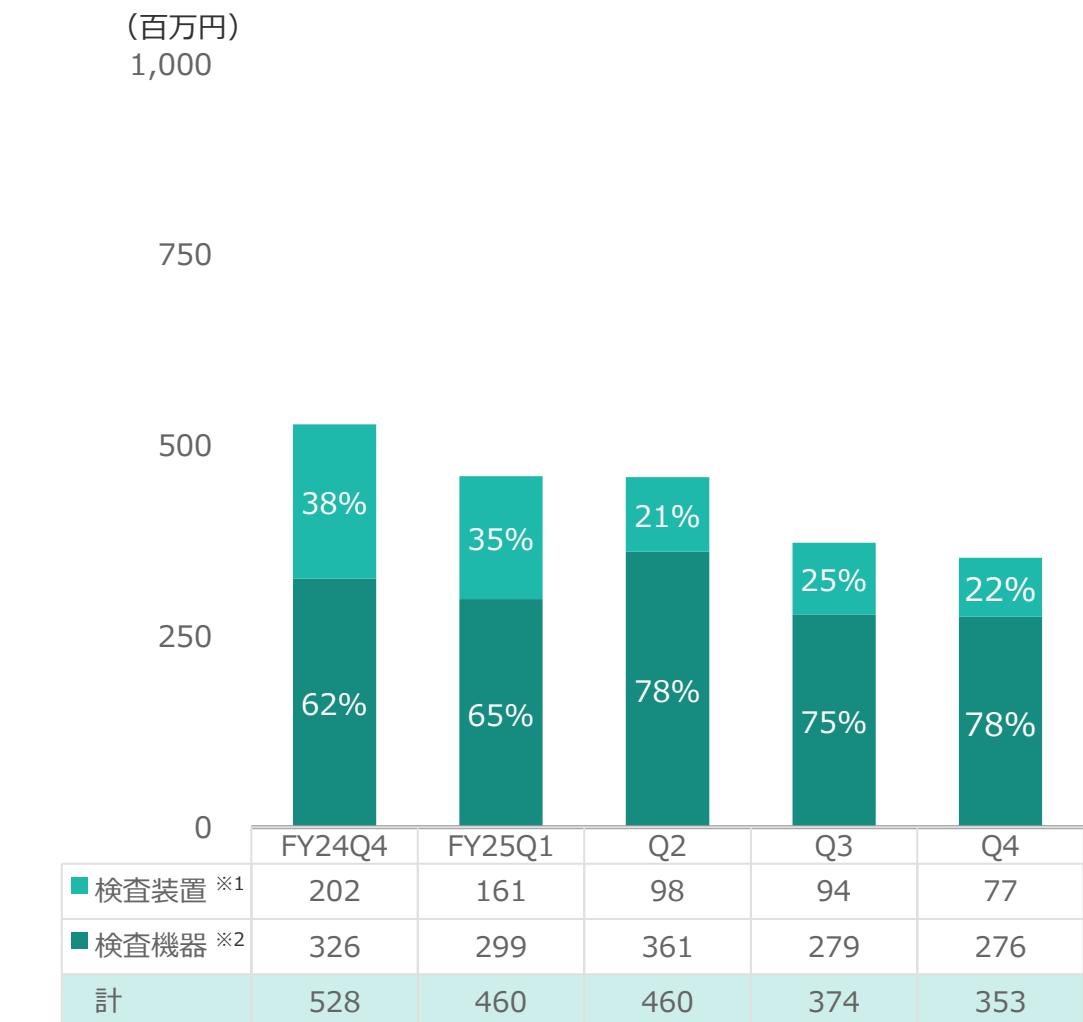


四半期売上高（製品別）

プローブカード事業

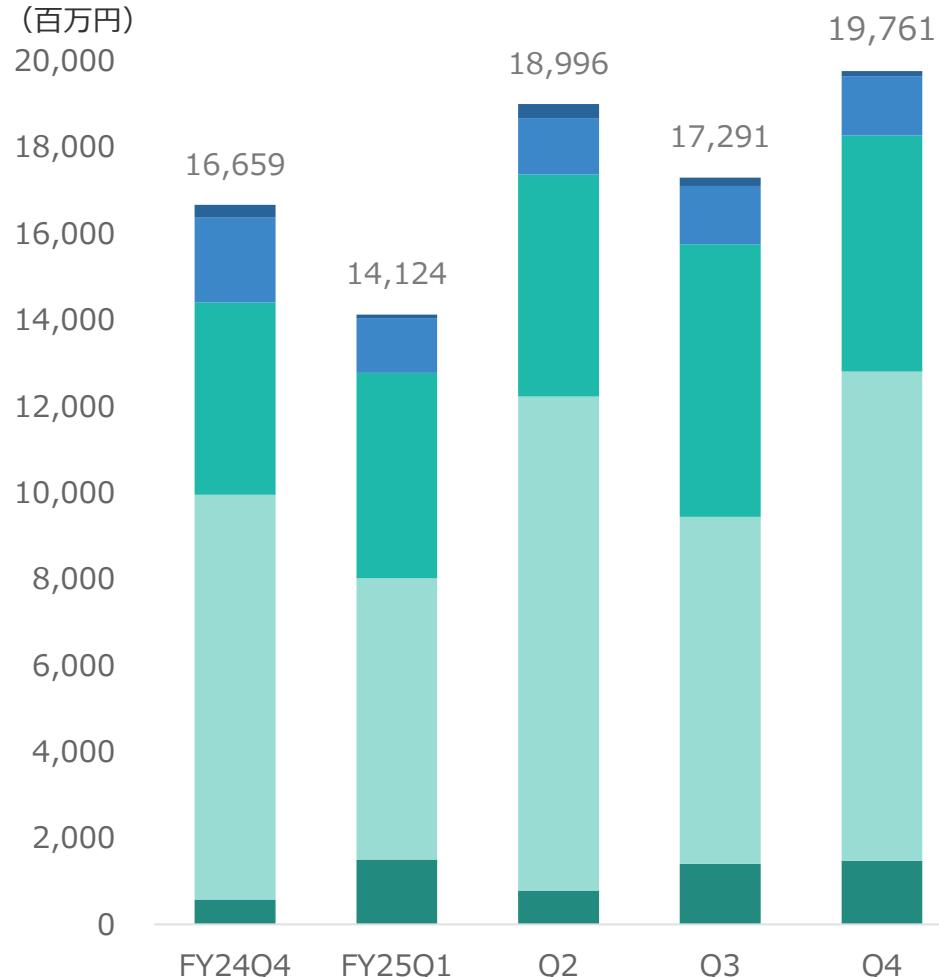


TE事業

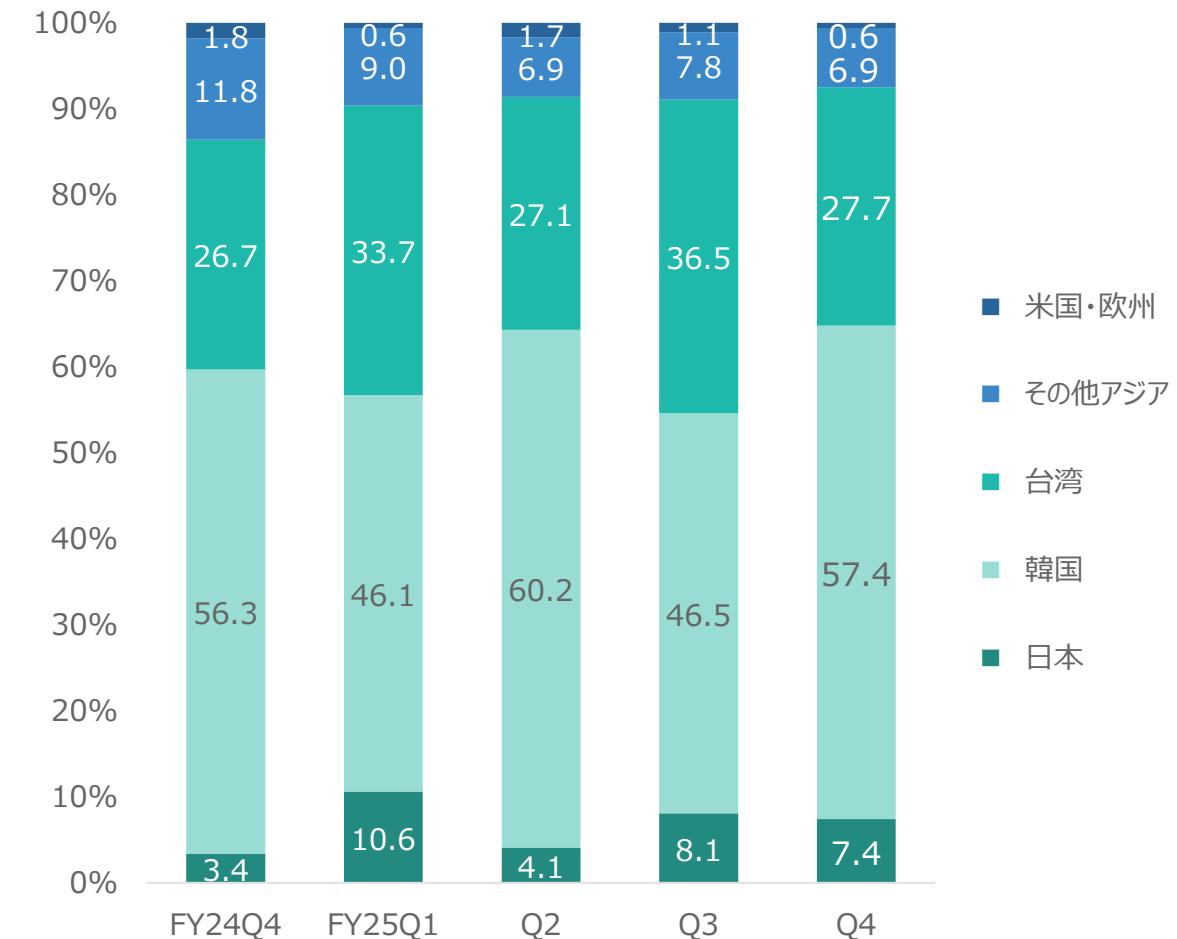


地域別売上高 四半期推移

売上高

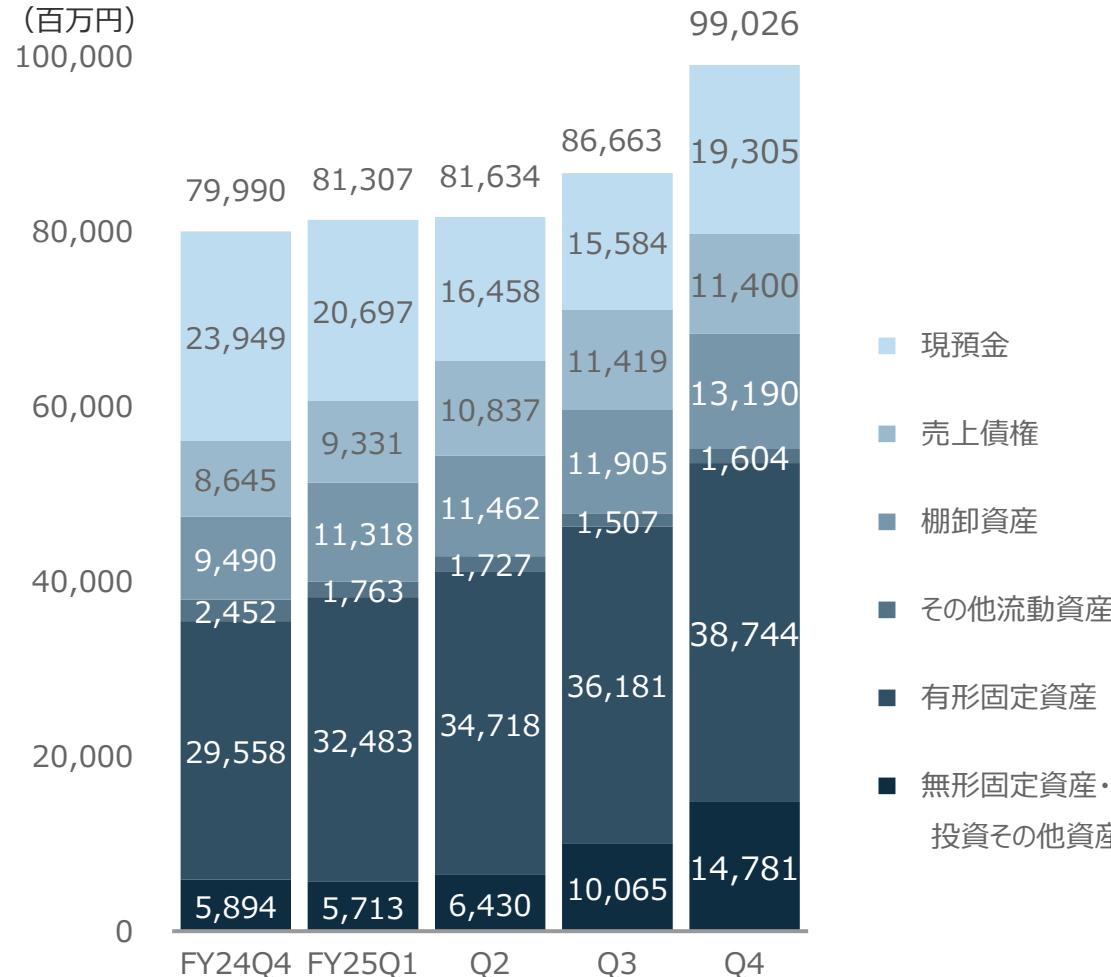


売上高比率

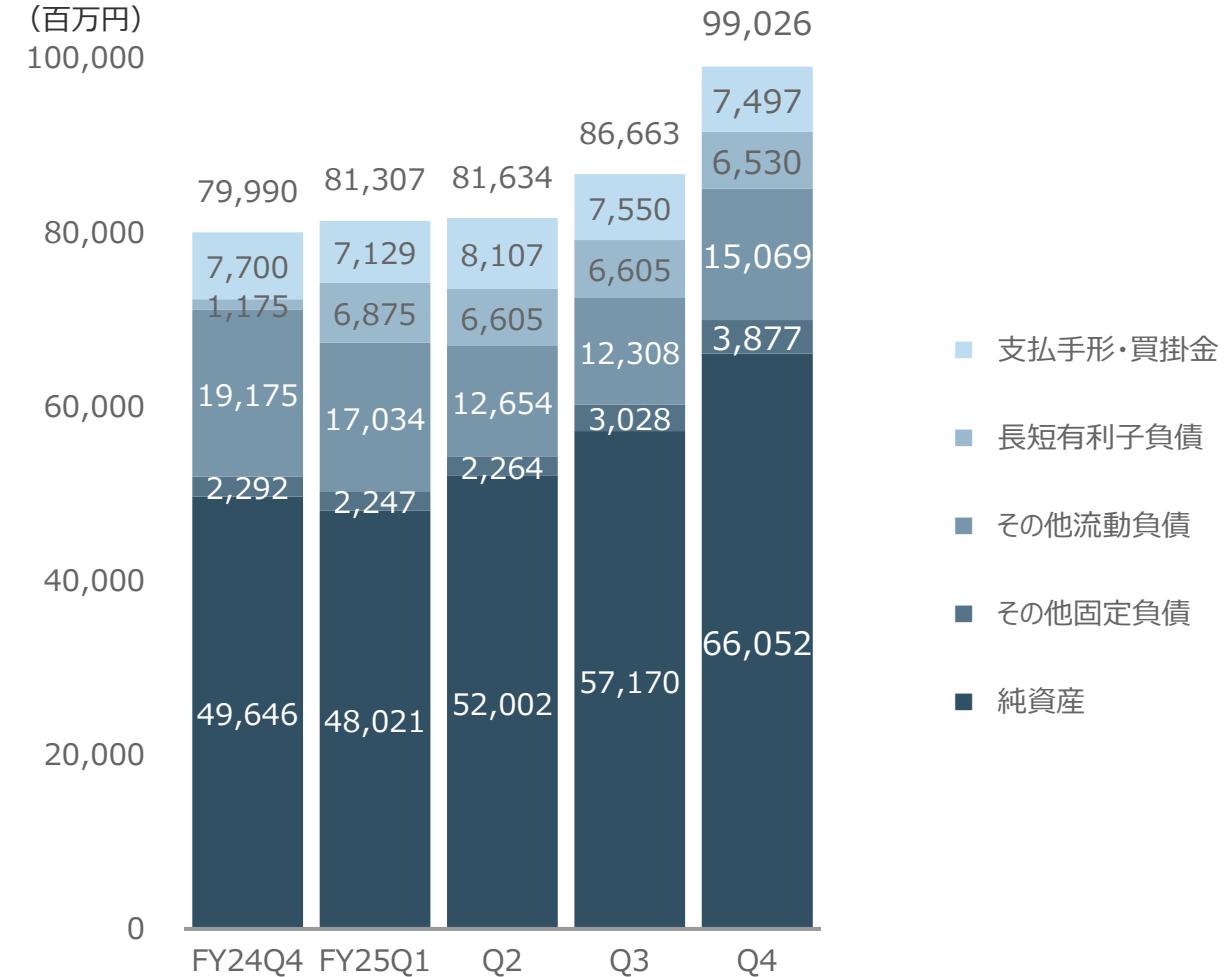


貸借対照表

資産の部

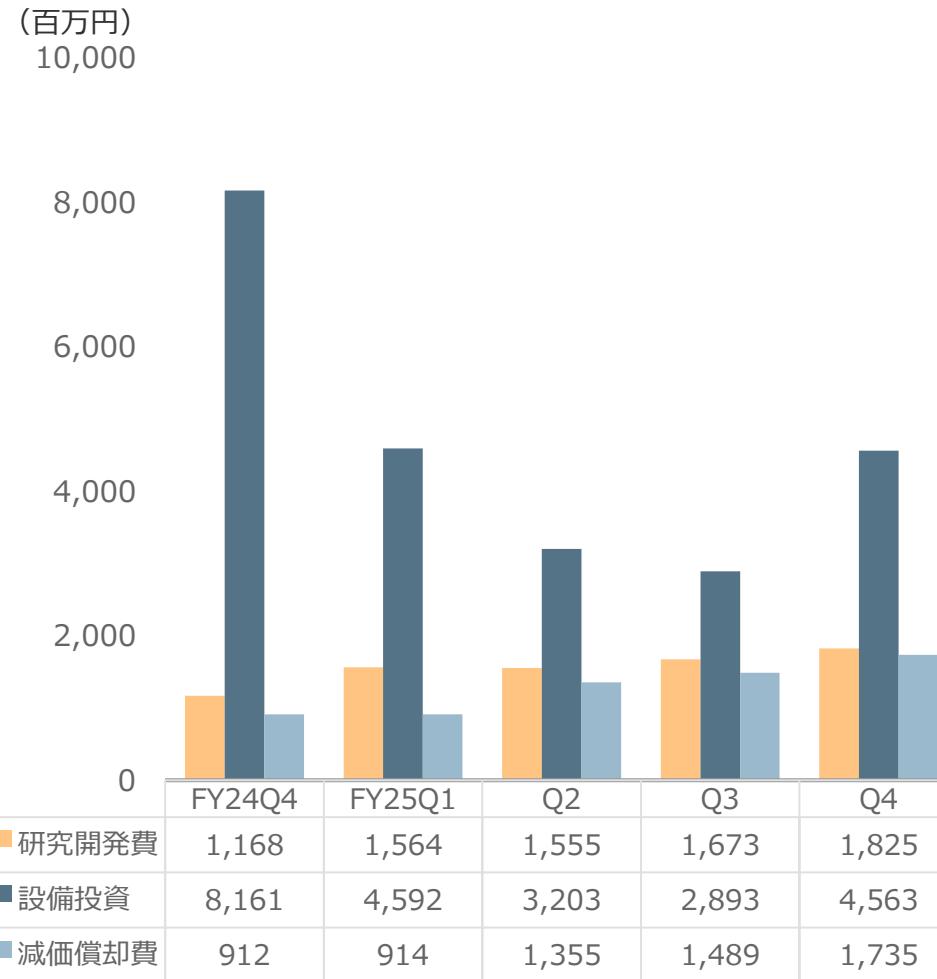


負債純資産の部

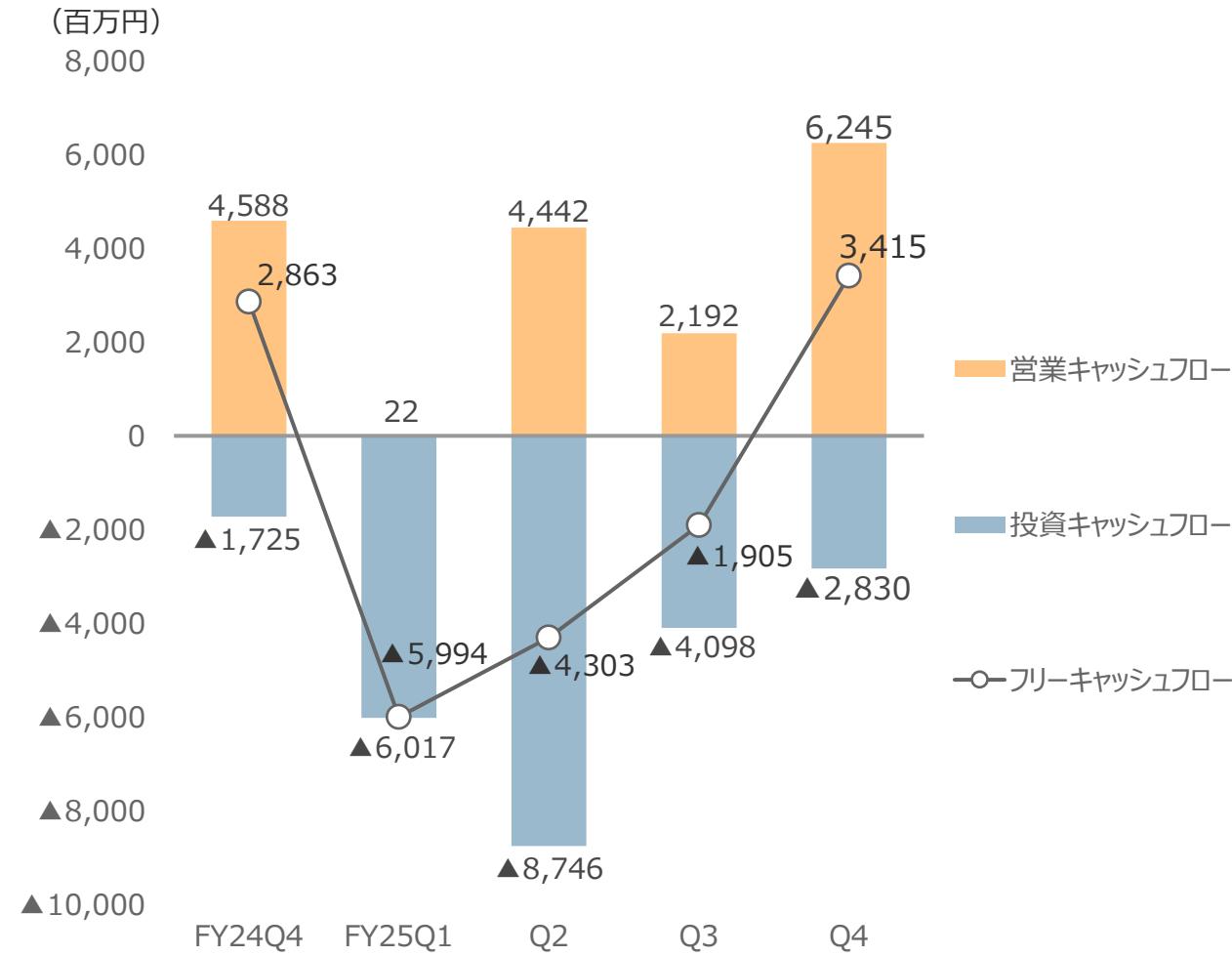


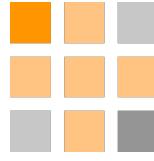
投資等/キャッシュフロー

投資等



キャッシュフロー





業績予想

業績予想

(単位：百万円、百万円未満切捨)

	上期（累計）業績予想			
	前年1-6月期 ①	1-6月 (2/13時点) ②	前年同期比	
			増減額 ②-①	増減率
売上高	33,120	43,900	+10,779	+32.5%
プローブカード事業	32,199	43,200	+11,000	+34.2%
TE事業	921	700	▲221	▲24.0%
営業利益	7,569	12,300	+4,730	+62.5%
経常利益	7,394	11,800	+4,405	+59.6%
親会社株主に帰属する 中間純利益	4,774	8,200	+3,425	+71.7%

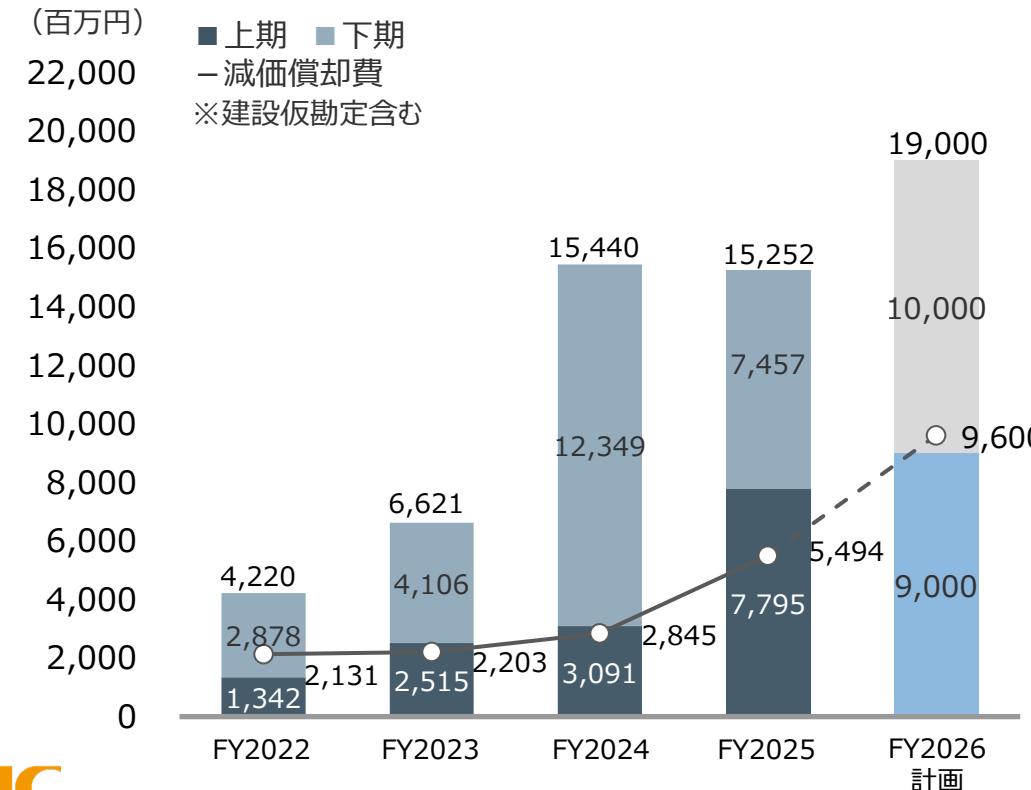
- 2026年12月期想定レート：USD : 150.00円／ドル、KRW : 0.10円／ウォン

設備投資、研究開発投資

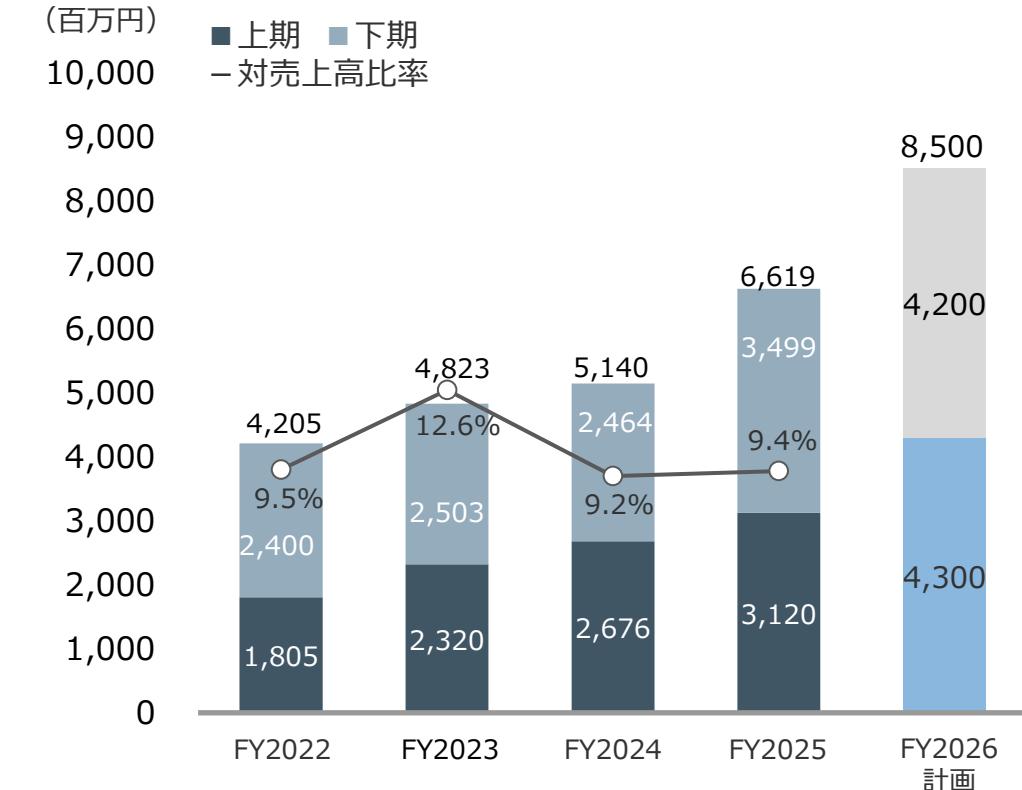
中長期の需要拡大に対応した積極的な生産能力の増強、半導体の技術革新を見据えた研究開発の継続

- ・ 青森工場新棟への生産設備に関する投資
- ・ ノンメモリ向け及びメモリ向けプローブカードの次世代技術開発
- ・ TE事業における半導体関連の新製品開発、アプリケーションの拡大

設備投資



研究開発投資



売上高見通しについて

今回の決算発表より、来期の通期売上高見通しを、具体的な数字ではなく直近の概況をもとにお伝えします

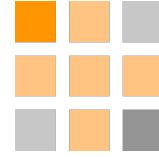
1. 売上高見通し

- 2025年のプローブカード市場成長率は、2024年比+12%でしたが、当社グループの通期売上高は、2024年比+26%と市場成長率を上回りました
- 2026年のプローブカード市場成長率は、2025年比+14%と予測していますが、当社グループの通期売上高は、2024年-2025年の売上高成長率26%を上回ると見通しています

2. 中期経営計画FV26の見通し

- FV26の最終年度は、経営指標目標を上回る売上高を見通しています

(注) なお、実際のプローブカード市場成長率がこの当社予測を下回った場合は、通期売上高見通しも影響を受ける可能性があります



用語集及び主な製品のご紹介

用語集

ウェーハ Wafer :

シリコン (Si) やガリウム砒素 (GaAs) などを円柱状に結晶化させ、それを薄く切り出した円形状の基板で、表面に半導体の電子回路が形成される。

チップ/ダイ chip/die :

半導体の細片。半導体ウェーハをダイシングして一つの半導体デバイスに切り出したもの。

IC Integrated circuit : 集積回路の総称

メモリIC Memory IC :

情報を電気的に格納して蓄積しておく記憶素子。DRAM、NAND型フラッシュメモリなどの種類がある。

ロジックIC Logic IC :

情報を制御するための論理回路で構成されており、論理演算処理に用いられる。

DRAM Dynamic Random Access Memory :

揮発性メモリの一つ。コンピュータの主記憶装置の他、一般的な汎用メモリとして、広範囲に利用されている。

NAND型フラッシュメモリ Nand-type flash memory :

外部から電源を供給しなくても内容が消えない不揮発性メモリの一つ。USBメモリやデジタルカメラ用メモリカード、携帯音楽プレーヤ、携帯電話の記憶装置として利用されている。東芝が1987年に提案した。

LSI Large Scale Integrated circuit :

大規模集積回路の総称。トランジスタの集積度向上に従って、VLSI、ULSIと呼ばれる。

マイコン Micro computer :

演算処理をおこなうマイクロプロセッサとメモリを1チップに集積したICのこと。最近では、家電製品などの電子制御用として組み込まれているものを指すことが多い。

SoC System on chip / システムLSI :

システムのほとんどの機能を1チップ上で実現した大規模なIC。これまで複数のICを組み合わせて構成していた機能を1チップに集約したもの。小型で高性能な機器を実現できる。主に、プロセッサとメモリ、入出力回路、インターフェース回路、通信回路などから構成される。

フリップチップ flip chip :

ICチップを高密度で配線板に表面実装するため、ICチップ表面部の電極にバンプと呼ばれる突起電極があるチップ。この突起と配線板の端子とを半田付け又は導電接着剤で接続する。

バンプ bump :

IC の電極部にメッキ等で形成した突起のこと。通常、金(Au)または半田で形成し、フリップチップ等における基板接続のために使用する。

ボンディングパッド bonding pad:

チップへの電源電圧の供給や外部との信号のやりとりは、通常リード線を介しておこなわれる。このリード線と内部回路の各端子とを接続するため、チップ周辺部に設けた金属電極のこと

IoT Internet of Things :

世の中の様々な機器をインターネットで相互接続し、自動認識や自動制御、遠隔操作等を行うこと。一般的に、通信やセンサなどの半導体が使われる。

FPD Flat Panel Display : フラットパネルディスプレイ

LCD Liquid Crystal Display : 液晶ディスプレイ

用語集

ウェーハテスト/プローブテスト Wafer Test/Probe Test :
ウェーハチップのボンディングパット上にプローブ針を当てておこなう電気的試験。

ファイナルテスト/パッケージテスト Wafer Test/Probe Test :
組立て完了したICに対しておこなう電気的試験。

DUT device under test : 試験対象となるデバイス。

エリアアレイ Area array : 検査パッドがチップ表面に格子状に配列された状態のこと。

カンチレバー型プローブカード :
片持ち針型とも言う。ニードルプローブの片側を支点としてプロービングするプローブカードのこと。手作業により形成。

アドバンストプローブカード :
カンチレバー型以外のプローブカードの総称。

垂直型プローブカード Vertical Probe Card :
基板に対しプローブが垂直に立てられているプローブカードのこと。エリアアレイ、小パッド、低電圧、低針圧、高周波の測定に適している。

MEMS micro electro-mechanical systems :
微小電気機械システム。

MEMS型プローブカード MEMS Type Probe Card :
MEMS技術を利用したプローブカード。プローブ端子自体が何らかの機械的動作を持つ構造。

DFT Design for testability :
テスト容易化設計。設計の初期の段階からテストのし易さを考慮して、テスト用回路の組み込み等を行う設計手法。

BIST Built In Self Test : 組み込み自己検査。DFTの一つ。

AI Artificial Intelligence :
コンピュータ上などで人工的に人間と同様の知能を実現させようとする技術。一般的に、画像処理などの半導体が使われる。

生成AI :
オリジナルの画像・動画・テキスト・映像など多様な形式のデータを自動的に生成する技術。事前に収集・分析した膨大なデータを学習し、新たなコンテンツを生成できることが特徴。生成AIが性能を発揮するためには、GPUやHBMといった高性能半導体が不可欠。

GPU Graphics Processing Unit :
3Dグラフィックスなどの膨大なデータの計算処理をおこなう半導体チップで、並列計算能力が高い。特に生成AI向けは、HBMを組み合わせて使うことでより高速な処理をおこなう。

HBM High Bandwidth Memory :
広帯域かつ消費電力効率の高いDRAMの一種。DRAMチップを積層し、多数のバスを用いてプロセッサと接続することで、高速で大容量のデータ転送を実現する。主にGPU/CPUとパッケージングされ、HPCやAIサーバなどに搭載される。

HPC High Performance Computing :
膨大なデータに対して複雑な演算処理を高速に実行する技術で、高性能なプロセッサを使用してビッグデータを処理することが可能。

汎用サーバ :
ユーザーからの要求に対し、ネットワークを通じて必要な処理をおこなうコンピュータやプログラム。

AIサーバ :
生成AIの学習と推論に特化した特殊なサーバ。強力なCPU、GPU、HBM、その他のデバイスが搭載され、より高い計算能力、大容量のメモリストレージ、高帯域幅、低遅延などの特性を持つ。

データセンタ :
サーバやネットワーク機器を安全に保管するための施設。データセンタ向け投資が活発になると、汎用サーバが多く使用され、そこに搭載されるDRAMチップの需要が増加する。

主な製品のご紹介

プローブカード事業

U-Probe :

当社独自のMEMSプローブ“マイクロカンチレバー”と世界トップレベルの薄膜多層技術により、世界で初めてウェーハスケールのプロービングを実現した当社の主力製品。

DRAM向けクレッセント（三日月）配置は、コンタクト回数を極限まで減らしたこと、現在業界のスタンダードとなりました。主に、DRAMやフラッシュメモリ等メモリ検査に使用される。

SP-Probe :

12インチウェーハー括測定に適した垂直型スプリング・ピンタイプのプローブカード。主に、NAND フラッシュメモリ検査に使用される。

MEMS-V / Vertical-Probe :

高集積化・高速化・多ビン化するロジック検査用の垂直型ニードルタイプのプローブカード。あらゆるパッド配列に対し柔軟な対応が可能で、狭ピッチのエリアアレイ配置、多数個同時測定に適し、SoC等先端ロジック検査に適している。

MEMS-SP :

SoCデバイス等のフリップチップタイプのロジック検査用に開発したMEMSプローブ使用のプローブカード。

当社プローブカード製品の主な用途

	Memory		Logic	
	DRAM	Flash	SoC	
垂直型				
MEMS型				

TE事業

半導体テスタ :

半導体デバイスに電気信号などを与え、出力される信号を期待値と比較することで、設計仕様通りに動作するかどうかを検査する装置。

ウェーハプローバ :

ウェーハを搬送しデバイス上の決められた位置にコンタクトするために使用する装置。

テストソケット :

半導体製造の最終検査で、パッケージされたデバイスとテスタを電気的に繋ぐ役目をもつ治具。高周波・高性能デバイスに適した “J-Contacts” と、接触安定性に優れた独自構造のスプリングプローブをもつ “BeeContacts” の2タイプ。

プローブユニット :

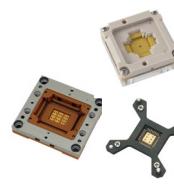
LCDプローバに搭載するLCD版プローブカード。当社が開発したブレードタイプは業界のスタンダードとなりました。



半導体テスタ



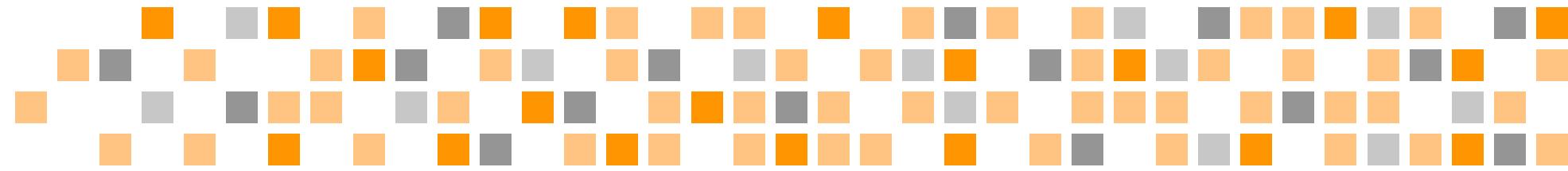
ウェーハプローバ



テストソケット



プローブユニット



MJC YOUR Best Partner, MJC Anytime Anywhere

本資料で述べられている技術情報は、製品の標準的動作・応用を説明するためのものであり、その使用に際して当社および第三者の知的財産、その他の権利に対する保証または実施権の許諾を行なうものではありません。